

公司代码：688008

公司简称：澜起科技

澜起科技股份有限公司
2023 年年度报告摘要



第一节 重要提示

1 本年度报告摘要来自年度报告全文，为全面了解本公司的经营成果、财务状况及未来发展规划，投资者应当到 <http://www.sse.com.cn> 网站仔细阅读年度报告全文。

2 重大风险提示

公司已在本报告中描述可能存在的相关风险，敬请查阅本报告“第三节 管理层讨论与分析”之“四、风险因素”。

3 本公司董事会、监事会及董事、监事、高级管理人员保证年度报告内容的真实性、准确性、完整性，不存在虚假记载、误导性陈述或重大遗漏，并承担个别和连带的法律责任。

4 公司全体董事出席董事会会议。

5 安永华明会计师事务所（特殊普通合伙）为本公司出具了标准无保留意见的审计报告。

6 公司上市时未盈利且尚未实现盈利

是 否

7 董事会决议通过的本报告期利润分配预案或公积金转增股本预案

公司2023年度利润分配方案为：以实施权益分派股权登记日登记的总股本扣除公司回购专用账户上已回购股份后的股份余额为基数，每10股派发现金红利3.00元（含税）。截至2024年3月31日，公司的总股本1,141,461,126股，其中回购专用账户的股数为11,760,000股，因此本次拟发放现金红利的股本基数为1,129,701,126股，合计拟派发现金红利338,910,337.80元（含税），占合并报表中归属于上市公司股东净利润的比例为75.16%。本次利润分配不送红股，不进行公积金转增股本。如在实施权益分派的股权登记日前公司总股本发生变动的，公司拟维持每股分配比例不变，相应调整分配总额。

本预案尚需提交公司2023年度股东大会审议通过。

8 是否存在公司治理特殊安排等重要事项

适用 不适用

第二节 公司基本情况

1 公司简介

公司股票简况

适用 不适用

公司股票简况				
股票种类	股票上市交易所及板块	股票简称	股票代码	变更前股票简称
A股	上海证券交易所科创板	澜起科技	688008	/

公司存托凭证简况

适用 不适用

联系人和联系方式

联系人和联系方式	董事会秘书（信息披露境内代表）	证券事务代表
姓名	傅晓	孔旭
办公地址	上海市徐汇区漕宝路181号和光天地16层	上海市徐汇区漕宝路181号和光天地16层
电话	021-5467 9039	021-5467 9039
电子信箱	ir@montage-tech.com	ir@montage-tech.com

2 报告期公司主要业务简介

(一) 主要业务、主要产品或服务情况

公司是一家国际领先的数据处理及互连芯片设计公司，致力于为云计算和人工智能领域提供高性能、低功耗的芯片解决方案，目前公司拥有两大产品线，互连类芯片产品线和津逮®服务器平台产品线。在人工智能时代，计算机的“算力”和“存力”需求快速增长，系统对“运力”提出了更高的要求。澜起科技是一家为计算和智算提供高性能“运力”的企业，公司多款高速互连芯片产品可有效提升系统的“运力”，将在未来的人工智能时代发挥重要作用。

公司的互连类芯片产品主要包括内存接口芯片（含 MRCD/MDB 芯片）、内存模组配套芯片、CKD 芯片、PCIe Retimer 芯片、MXC 芯片等，津逮®服务器平台产品包括津逮®CPU 和混合安全内存模组（HSDIMM®）。

➤ 互连类芯片产品线

1、内存接口芯片

内存接口芯片是服务器内存模组（又称“内存条”）的核心逻辑器件，作为服务器 CPU 存取

内存数据的必由通路，其主要作用是提升内存数据访问的速度及稳定性，满足服务器 CPU 对内存模组日益增长的高性能及大容量需求。内存接口芯片需与内存厂商生产的各种内存颗粒和内存模组进行配套，并通过服务器 CPU、内存和 OEM 厂商针对其功能和性能（如稳定性、运行速度和功耗等）的全方位严格认证，才能进入大规模商用阶段。因此，研发此类产品不仅要攻克内存接口的核心技术难关，还要跨越服务器生态系统的高准入门槛。

现阶段，DDR4 及 DDR5 内存接口芯片按功能可分为两类：一是寄存缓冲器（RCD），用来缓冲来自内存控制器的地址、命令、时钟、控制信号；二是数据缓冲器（DB），用来缓冲来自内存控制器或内存颗粒的数据信号。RCD 与 DB 组成套片，可实现对地址、命令、时钟、控制信号和数据信号的全缓冲。仅采用了 RCD 芯片对地址、命令、时钟、控制信号进行缓冲的内存模组通常称为 RDIMM（寄存双列直插内存模组），而采用了 RCD 和 DB 套片对地址、命令、时钟、控制信号及数据信号进行缓冲的内存模组称为 LRDIMM（减载双列直插内存模组）。

澜起凭借具有自主知识产权的高速、低功耗技术，长期致力于为新一代服务器平台提供符合 JEDEC 标准的高性能内存接口解决方案。随着 JEDEC 标准和内存技术的发展演变，公司先后推出了 DDR2-DDR5 系列内存接口芯片，可应用于各种缓冲式内存模组，包括 RDIMM 及 LRDIMM 等，满足高性能服务器对高速、大容量的内存系统的需求。目前，公司的 DDR4 及 DDR5 内存接口芯片已成功进入国际主流内存、服务器和云计算领域，并占据全球市场的重要份额。



DDR4 世代的内存接口芯片产品目前仍是市场的主流产品，报告期内以 DDR4 Gen2 Plus 子代为主。公司 DDR4 内存接口芯片子代产品及其应用情况如下：

DDR4 内存接口芯片产品	应用
Gen1.0 DDR4 RCD 芯片	DDR4 RDIMM 和 LRDIMM，支持速率达 DDR4-2133
Gen1.0 DDR4 DB 芯片	DDR4 LRDIMM，支持速率达 DDR4-2133
Gen1.5 DDR4 RCD 芯片	DDR4 RDIMM 和 LRDIMM，支持速率达 DDR4-2400
Gen1.5 DDR4 DB 芯片	DDR4 LRDIMM，支持速率达 DDR4-2400
Gen2 DDR4 RCD 芯片	DDR4 RDIMM 和 LRDIMM，支持速率达 DDR4-2666
Gen2 DDR4 DB 芯片	DDR4 LRDIMM，支持速率达 DDR4-2666
Gen2 Plus DDR4 RCD 芯片	DDR4 RDIMM、LRDIMM 和 NVDIMM，支持速率达 DDR4-3200
Gen2 Plus DDR4 DB 芯片	DDR4 LRDIMM，支持速率达 DDR4-3200

DDR5 是 JEDEC 标准定义的第 5 代双倍速率同步动态随机存取存储器标准。与 DDR4 相比，

DDR5 采用了更低的工作电压 (1.1V)，同时在传输有效性和可靠性上又迈进了一步，其支持的最高速率可超过 6400MT/S，是 DDR4 最高速率的 2 倍以上。

公司 DDR5 内存接口芯片产品及其应用情况如下：

DDR5 内存接口芯片产品	应用
Gen1.0 DDR5 RCD 芯片	DDR5 RDIMM 和 LRDIMM，支持速率达 DDR5-4800
Gen1.0 DDR5 DB 芯片	DDR5 LRDIMM，支持速率达 DDR5-4800
Gen2.0 DDR5 RCD 芯片	DDR5 RDIMM，支持速率达 DDR5-5600
Gen3.0 DDR5 RCD 芯片	DDR5 RDIMM，支持速率达 DDR5-6400

(1) DDR5 第一子代 RCD 芯片支持双通道内存架构，命令、地址、时钟和控制信号 1: 2 缓冲，并提供奇偶校验功能。该芯片符合 JEDEC 标准，支持 DDR5-4800 速率，采用 1.1V 工作电压，更为节能。该款芯片除了可作为中央缓冲器单独用于 RDIMM 之外，还可以与 DDR5 DB 芯片组成套片，用于 LRDIMM，以提供更高容量、更低功耗的内存解决方案。

(2) DDR5 第一子代 DB 芯片是一款 8 位双向数据缓冲芯片，该芯片与 DDR5 RCD 芯片一起组成套片，用于 DDR5 LRDIMM。该芯片符合 JEDEC 标准，支持 DDR5-4800 速率，采用 1.1V 工作电压。在 DDR5 LRDIMM 应用中，一颗 DDR5 RCD 芯片需搭配十颗 DDR5 DB 芯片，即每个子通道配置五颗 DB 芯片，以支持片上数据校正，并可将数据预取提升至最高 16 位，从而为高端多核服务器提供更大容量、更高带宽和更强性能的内存解决方案。

(3) 2022 年 5 月，公司在业界率先试产 DDR5 第二子代 RCD 芯片。DDR5 第二子代 RCD 芯片支持双通道内存架构，命令、地址、时钟和控制信号 1: 2 缓冲，并提供奇偶校验功能。该芯片符合 JEDEC 标准，支持 DDR5-5600 速率，采用 1.1V 工作电压，更为节能。

(4) 2023 年 10 月，公司在业界率先试产 DDR5 第三子代 RCD 芯片。DDR5 第三子代 RCD 芯片支持的数据速率高达 6400MT/s，较第二子代 RCD 速率提升 14.3%，较第一子代 RCD 速率提升 33.3%。

2、DDR5 内存模组配套芯片

根据 JEDEC 标准，DDR5 内存模组上除了内存颗粒及内存接口芯片外，还需要三种配套芯片，分别是串行检测集线器 (SPD)、温度传感器 (TS) 以及电源管理芯片 (PMIC)。

公司 DDR5 内存模组配套芯片产品及其应用情况如下：

DDR5 内存模组配套芯片产品	应用
DDR5 SPD	DDR5 RDIMM、LRDIMM、UDIMM 和 SODIMM
DDR5 TS	DDR5 RDIMM 和 LRDIMM

(1) 串行检测集线器 (SPD)

公司与合作伙伴共同研发了 DDR5 串行检测集线器 (SPD)，芯片内部集成了 8Kbit EEPROM、I2C/I3C 总线集线器 (Hub) 和温度传感器 (TS)，适用于 DDR5 系列内存模组 (如 LRDIMM、RDIMM、UDIMM、SODIMM 等)，应用范围包括服务器、台式机及笔记本内存模组。SPD 是 DDR5 内存模组不可或缺的组件，也是内存管理系统的关键组成部分，其包含如下几项功能：

第一，其内置的 SPD EEPROM 是一个非易失性存储器，用于存储内存模组的相关信息以及模组上内存颗粒和相关器件的所有配置参数。根据 JEDEC 的内存规范，每个内存模组都需配置一个 SPD 器件，并按照 JEDEC 规范的数据结构编写 SPD EEPROM 的内容。主板 BIOS 在开机后会读取 SPD 内存储的信息，并根据读取到的信息来配置内存控制器和内存模组。DDR5 SPD 数据可通过 I2C/I3C 总线访问，并可按存储区块 (block) 进行写保护，以满足 DDR5 内存模组的高速率和安全要求。

第二，该芯片还可以作为 I2C/I3C 总线集线器，一端连接系统主控设备 (如 CPU 或基板管理控制器 (BMC))，另一端连接内存模组上的本地组件，包括 RCD、PMIC 和 TS，是系统主控设备与内存模组上组件之间的通信中心。在 DDR5 规范中，一个 I2C/I3C 总线上最多可连接 8 个集线器 (8 个内存模组)，每个集线器和该集线器管理下的每个内存模组上的本地组件都被指定了一个特定的地址代码，支持唯一地址固定寻址。

第三，该芯片还内置了温度传感器 (TS)，可连续监测 SPD 所在位置的温度。主控设备可通过 I2C/I3C 总线从 SPD 中的相关寄存器读取传感器检测到的温度，以便于进行内存模组的温度管理，提高系统工作的稳定性。

(2) 温度传感器 (TS)

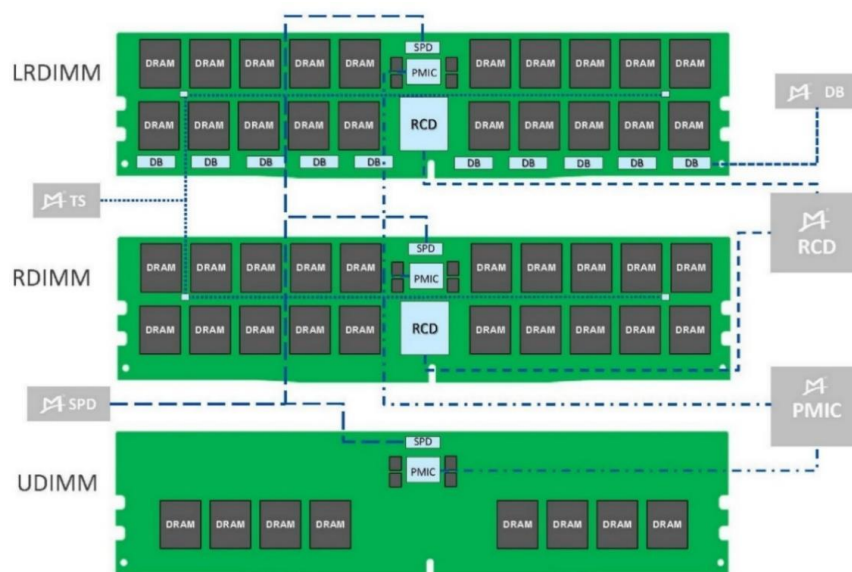
公司与合作伙伴共同研发了 DDR5 高精度温度传感器 (TS) 芯片，该芯片符合 JEDEC 规范，支持 I2C 和 I3C 串行总线，适用于 DDR5 服务器 RDIMM 和 LRDIMM 内存模组。TS 作为 SPD 芯片的从设备，可以工作在时钟频率分别高达 1MHz I2C 和 12.5MHz I3C 总线上；CPU 可经由 SPD 芯片与之进行通讯，从而实现对内存模组的温度管理。TS 是 DDR5 服务器内存模组上重要组件，目前主流的 DDR5 服务器内存模组配置 2 颗 TS。

(3) 电源管理芯片 (PMIC)

公司与合作伙伴共同研发了符合 JEDEC 规范的 DDR5 低/高电流电源管理芯片 (PMIC)。该芯片包含 4 个直流-直流降压转换器，两个线性稳压器 (LDO，分别为 1.8V 和 1.0V)，并能支持

I2C 和 I3C 串行总线，适用于 DDR5 服务器 RDIMM 和 LRDIMM 内存模组。PMIC 的作用主要是为内存模组上的其他芯片（如 DRAM、RCD、DB、SPD 和 TS 等）提供电源支持。CPU 可经由 SPD 芯片与之进行通讯，从而实现电源管理。低电流电源管理芯片应用于 DDR5 服务器较小电流的 RDIMM 内存模组，高电流电源管理芯片则应用于 DDR5 服务器较大电流的 RDIMM 和 LRDIMM 内存模组。

公司 DDR5 内存接口芯片及内存模组配套芯片示意图如下：

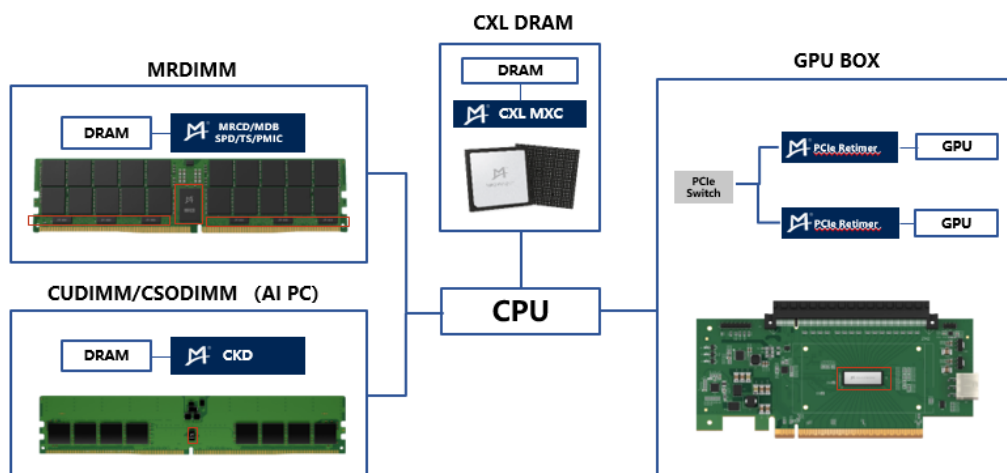


澜起可为 DDR5 系列内存模组提供完整的内存接口及模组配套芯片解决方案，是目前全球可提供全套解决方案的两家公司之一。

3、为智算提供高性能“运力”芯片解决方案（互连类芯片新产品）

AI 相关应用的快速发展将推动“算力”和“存力”需求快速增长，系统需要更高、更强的算力，需要带宽更高、容量更大的内存。在“算力”和“存力”增长的同时，对“运力”也提出了更高的要求。“运力”是指在计算和存储之间搬运数据的能力，人工智能时代，系统需要更大的运力，需要更高的带宽、更快的传输。

公司近年来深耕相关互连技术，包括高带宽内存互连、PCIe 互连以及 CXL 互连技术等，这些高速互连技术可以有效提升系统的“运力”，公司基于上述技术研发的几款芯片，包括 MRCD/MDB、CKD、PCIe Retimer、MXC 芯片等，将在未来的人工智能时代发挥重要作用。



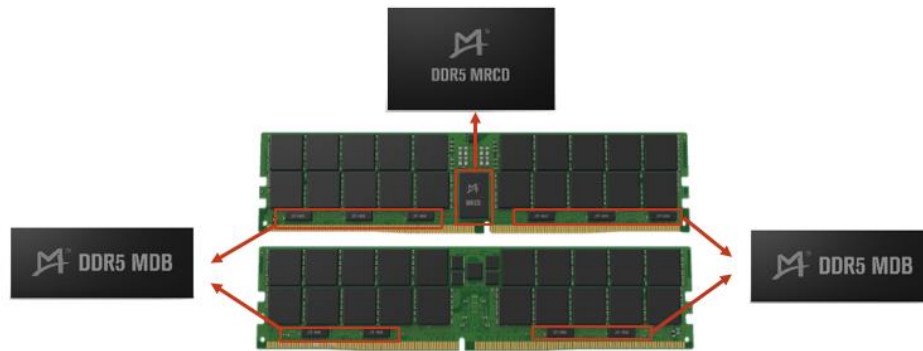
图：为 AI 提供“运力”——澜起科技高速互连芯片解决方案示意图

(1) MRCD/MDB 芯片

MRCD、MDB 芯片是服务器高带宽内存模组 MRDIMM 的核心逻辑器件。AI 及大数据应用的发展以及相关技术的演进推动服务器 CPU 的内核数量快速增加，迫切需要大幅提高内存系统的带宽，以满足多核 CPU 中各个内核的数据吞吐要求，MRDIMM 正是基于这种应用需求而生。MRDIMM 是一种更高带宽的内存模组，第一代产品可支持 8800MT/s 速率，每个 MRDIMM 模组需要搭配 1 颗 MRCD 芯片及 10 颗 MDB 芯片。

MRDIMM 工作原理为：MDB 芯片用来缓冲来自内存控制器或 DRAM 内存颗粒的数据信号，在标准速率下，通过 MDB 芯片可以同时访问两个 DRAM 内存阵列(RDIMM 只能访问一个阵列)，从而实现双倍的带宽。MRCD 用来缓冲来自内存控制器的地址、命令、时钟、控制信号。MRDIMM 的特点和优势在于：1、使用的是常规的 DRAM 颗粒；2、与现有 DDR5 生态系统有良好的适配性；3、可以大幅提升内存模组的带宽。

从下游应用来看，预计 MRDIMM 在高性能计算、AI 等对内存带宽敏感的应用领域，将有较大的需求。随着 MRDIMM 未来渗透率的提升，将带动 MRCD/MDB（特别是 MDB）芯片需求大幅增长。

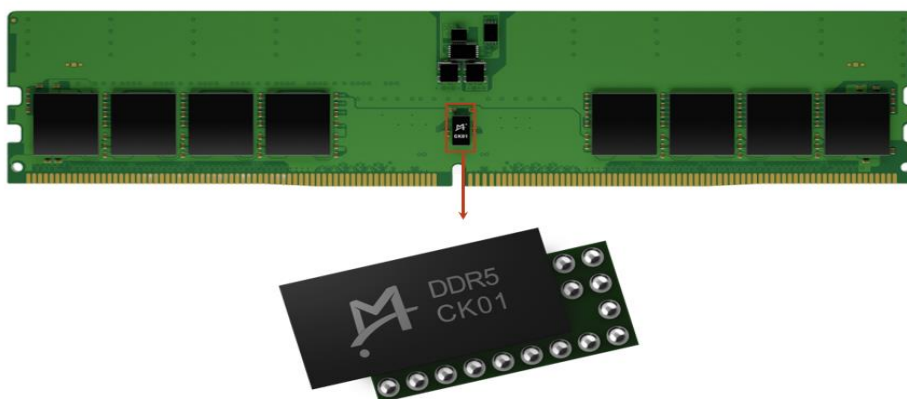


图：MRCD/MDB 芯片及含 MRCD/MDB 芯片的 MRDIMM 内存模组示意图

(2) CKD 芯片

长久以来，时钟驱动功能一直集成在寄存时钟驱动器（Register Clock Driver）芯片中，应用于服务器 RDIMM 或 LRDIMM 内存模组，但尚未在 PC 端部署。随着 DDR5 传输速率持续提升，时钟信号频率越来越高，时钟信号完整性问题日益凸显。当 DDR5 数据速率达到 6400MT/s 及以上时，PC 端的内存模组（如台式机的 UDIMM 和笔记本电脑的 SODIMM）需采用专用时钟驱动器（CKD）芯片，对内存模组上的时钟信号进行缓冲和重新驱动，才能满足高速时钟信号的完整性和可靠性要求。

澜起于 2022 年 9 月发布业界首款 DDR5 第一子代 CKD 工程样片，并已送样给业界主流内存厂商，用于新一代台式机和笔记本电脑内存。该芯片的主要功能是缓冲来自台式机和笔记本电脑中央处理器的高速内存时钟信号，并将其重新驱动输出到 UDIMM、SODIMM 模组上的多个 DRAM 内存颗粒。这款时钟驱动芯片符合 JEDEC 标准，支持高达 6400MT/s 的数据传输速率，并具备低功耗管理模式，助力内存解决方案实现高速、高效、节能的运行。



图：CKD 芯片及含 CKD 芯片的 CUDIMM 内存模组示意图

由于 AI PC 需要更高内存带宽来提升整体运算性能，AI PC 渗透率的提升或将加速 DDR5 子

代迭代，并增加对更高速率 DDR5 内存的需求。未来，CKD 芯片将应用于台式机 UDIMM 和笔记本电脑 SODIMM 内存模组（数据速率为 6400MT/S 及以上），其需求量将随着 AI PC 应用的普及而提升。

（3）PCIe Retimer 芯片

PCIe Retimer 芯片是适用于 PCIe 高速数据传输协议的超高速时序整合芯片，这是公司在全互连芯片领域布局的一款重要产品。

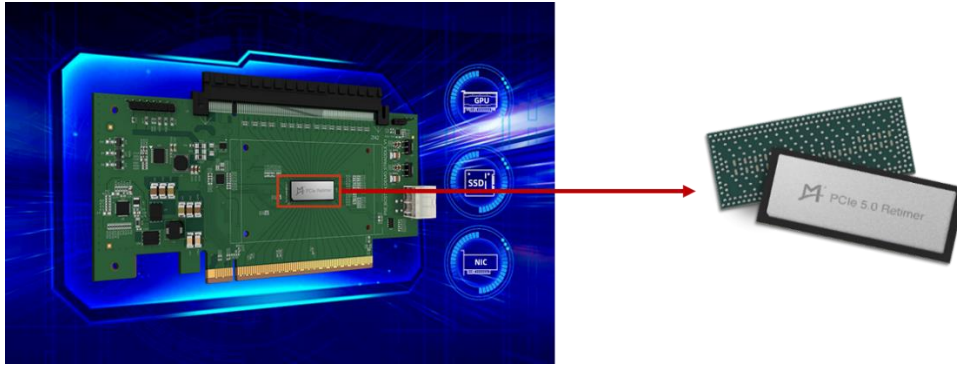
近年来，高速数据传输协议从 PCIe 3.0（8GT/S）发展至 PCIe 4.0（16GT/S），再升级至 PCIe 5.0（32GT/S），数据传输速率不断翻倍，同时也带来了显著的信号衰减和参考时钟时序重整问题，这些问题较大限制了超高速数据传输协议在下一代计算平台的应用范围。PCIe 4.0/5.0 的高速传输挑战促进了优化高速电路与系统互连设计的需求，加大了在超高速传输环境下保持信号完整性的研发热度。为了补偿高速信号的损耗，提升信号质量，通常需在链路中引入超高速时序整合芯片（Retimer）。PCIe Retimer 芯片已成为高速电路中不可或缺的重要器件，主要解决数据中心数据高速、远距离传输时，信号时序不齐、损耗严重、完整性差等问题。

公司的 PCIe Retimer 芯片采用先进的信号调理技术，能够补偿信道损耗并消除各种抖动源的影响，从而提升信号完整性，增加高速信号的有效传输距离，为服务器、存储设备及硬件加速器等应用场景提供可扩展的高性能 PCIe 互连解决方案。其中，PCIe 4.0 Retimer 芯片符合 PCIe 4.0 基本规范，PCIe 5.0/CXL 2.0 Retimer 符合 PCIe 5.0 和 CXL 2.0 基本规范，支持业界主流封装，其功耗、传输延时等关键性能指标达到国际先进水平，并已与 CPU、PCIe 交换芯片、固态硬盘、GPU 及网卡等进行了广泛的互操作测试。

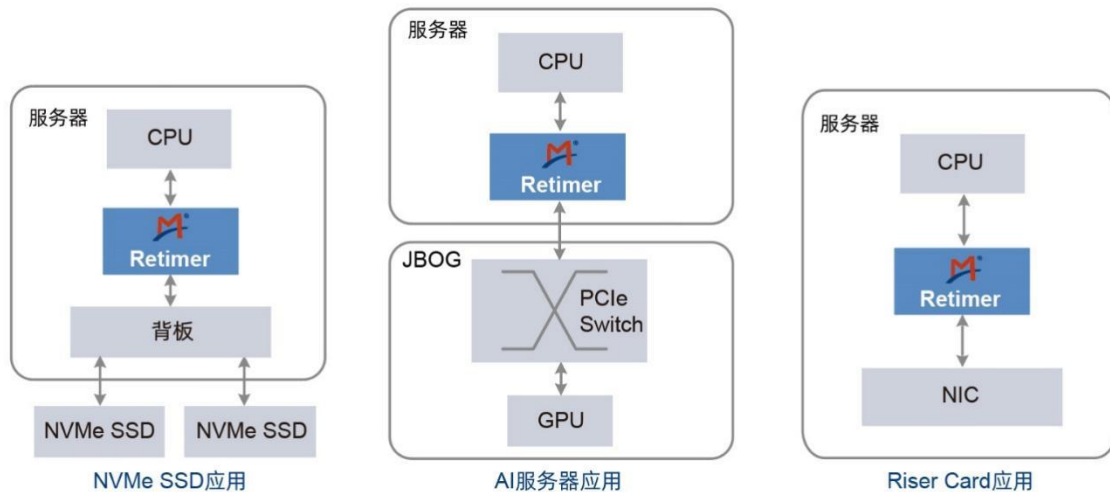
2023 年 1 月，公司 PCIe 5.0/CXL 2.0 Retimer 芯片实现量产。公司 PCIe 4.0/5.0 Retimer 芯片产品及其应用情况如下：

PCIe 4.0/5.0 Retimer 芯片产品	应用
8 通道 PCIe 4.0 Retimer	服务器、存储设备和硬件加速器
16 通道 PCIe 4.0 Retimer	服务器、存储设备和硬件加速器
16 通道 PCIe 5.0/CXL 2.0 Retimer	服务器、存储设备和硬件加速器

公司 PCIe 5.0/CXL 2.0 Retimer 芯片示意图如下：



公司的 PCIe 4.0/5.0 Retimer 芯片可应用于 AI 服务器、NVMe SSD、Riser 卡等典型应用场景，同时，公司提供基于该款芯片的参考设计方案、评估板及配套软件等完善的技术支持服务，帮助客户快速完成导入设计，缩短新产品上市周期。PCIe 4.0/5.0 Retimer 芯片的典型应用场景图示如下：



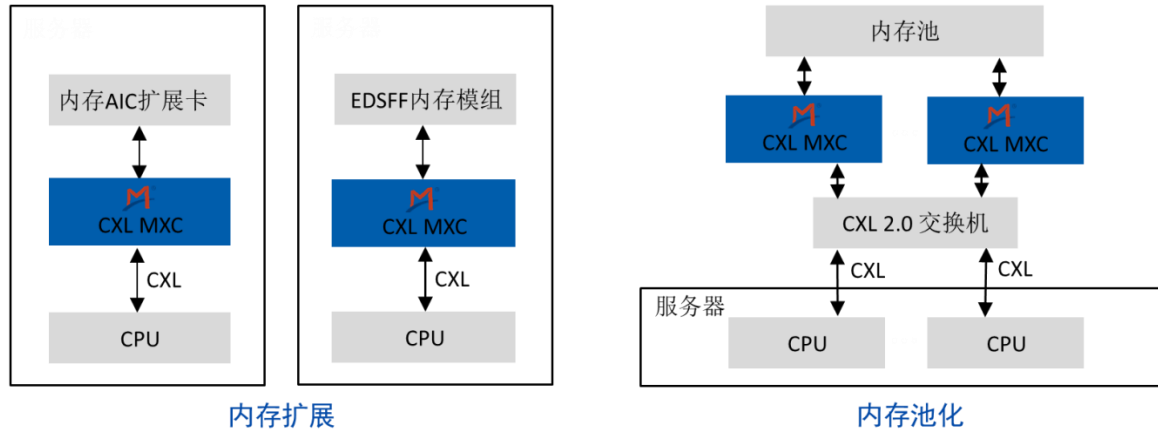
人工智能时代，随着 AI 服务器需求的快速增长，PCIe Retimer 芯片的重要性愈加凸显。目前，一台典型配置 8 块 GPU 的主流 AI 服务器需要 8 颗或 16 颗 PCIe 5.0 Retimer 芯片。未来，PCIe Retimer 芯片的市场空间将随着 GPU 需求量的增加而持续扩大。

(4) MXC 芯片

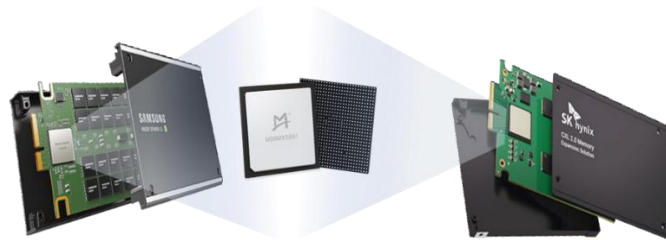
MXC 芯片是一款 CXL 内存扩展控制器芯片，属于 CXL 协议所定义的第三种设备类型。该芯片支持 JEDEC DDR4 和 DDR5 标准，同时符合 CXL 2.0 规范，支持 PCIe 5.0 传输速率。该芯片可为 CPU 及基于 CXL 协议的设备提供高带宽、低延迟的高速互连解决方案，实现 CPU 与各 CXL 设备间的内存共享，在大幅提升系统性能的同时，显著降低软件堆栈复杂性和数据中心总体拥有成本（TCO）。

MXC 芯片主要应用于内存扩展及内存池化领域，为内存 AIC 扩展卡、背板及 EDSFF 内存模组而设计，可大幅扩展内存容量和带宽，满足高性能计算、人工智能等数据密集型应用日益增长

的需求，典型应用场景如下：



MXC 芯片目前的产品应用形态主要有两种：EDSFF 模组、AIC(Add In Card)连接标准 DDR5/4 内存模组。



产品应用形态一：EDSFF 模组



产品应用形态二：AIC (Add In Card) 连接标准 DDR5/4 内存模组

2022 年 5 月，澜起发布了全球首款 CXL 内存扩展控制器芯片 (MXC)。2023 年 5 月，三星电子推出其首款支持 CXL 2.0 的 128GB DRAM，加速了下一代存储器解决方案的商用化进程，澜起的 MXC 芯片作为该解决方案的核心控制器而被采用。2023 年 8 月，澜起的 MXC 芯片顺利通过了 CXL 联盟的数十项严苛测试，成为全球首家通过测试的内存扩展控制器产品，与国际知名 CPU 和存储器厂商的产品在 CXL 官网并列展示，彰显了业界对澜起技术实力的认可。

随着人工智能时代的日益临近，对支持快速接口和易扩展性的内存平台的需求变得愈加迫切，而基于 CXL 的新型 DRAM 模块将是未来人工智能时代最具前景的内存解决方案之一。

➤ 津速®服务器平台产品线

津速®服务器平台主要由澜起科技的津速®CPU 和混合安全内存模组（HSDIMM®）组成。该平台具备芯片级实时安全监控功能，可在信息安全领域发挥重要作用，为云计算数据中心提供更为安全、可靠的运算平台。此外，该平台还融合了先进的异构计算与互联技术，可为大数据及人工智能时代的各种应用提供强大的综合数据处理及计算力支撑。

1、津速®CPU

津速®CPU 是公司推出的一系列具有预检测、动态安全监控功能的 x86 架构处理器，适用于津速®或其他通用的服务器平台。公司先后推出了第一代、第二代、第三代、第四代及第五代津速®CPU，以更好满足用户对安全可靠算力日益提升的需求。

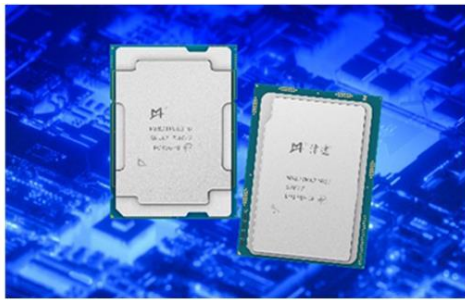
2019 年 5 月，公司发布第一代津速®CPU；2020 年 8 月，公司发布第二代津速®CPU；2021 年 4 月，公司发布第三代津速®CPU。2022 年 10 月，公司第三代津速®CPU 系列产品通过了 VMware 公司的产品兼容性认证，达到 VMware ESXi 7.0 U3 虚拟化平台的通用兼容性及性能、可靠性要求，满足用户的关键应用需求。2023 年 1 月 12 日，公司发布第四代津速®CPU。

2023 年 12 月 18 日，澜起发布第五代津速®CPU，旨在以多方面的性能优化应对 AI、HPC、数据服务、网络/5G、存储等严苛工作负载的挑战。相比第四代产品，其单颗 CPU 最高支持 48 个核心、96 个线程，最大三级缓存容量达 260MB；支持的 DDR5 内存速度最高达 5600MT/s，CPU 之间互连的 UPI 速度最高达 20GT/s；基于 LINPACK 测试，其综合浮点计算性能最高提升近 40%。第五代津速®CPU 内置多种加速器，针对数据流处理、内存内分析、密码运算以及压缩解压缩等应用场景，性能提升显著。并且，这些加速器支持按需升级商务模式，可根据业务需要进行相应激活。同时，第五代津速®CPU 内置强大的 AI 加速引擎，为不同的 AI 应用场景带来多达 2 倍到 6 倍的性能提升，以帮助客户更好地应对 AI 工作负载的挑战。此外，第五代津速®CPU 还具备更低的待机功耗和更高的能效比，可有效降低数据中心 TCO，以助力客户减少碳足迹，实现碳中和。第五代津速®CPU 与第四代产品的针脚完全兼容，且都支持相同的服务器平台，用户可直接更新产品以实现无缝衔接和升级。在保持产品竞争力的同时，澜起科技还结合自身优势，持续致力于津速®生态系统建设。近年来，澜起科技加入了 OpenEuler 社区、龙蜥社区等操作系统开源社区，并积极与各组织成员合作，成功获得了麒麟软件、统信软件、凝思软件、湖南麒麟信安、龙蜥社区的产品兼容性互认证。澜起科技将继续致力于强化国产化软硬件生态环境的建设，提升客户使用体验。

2、混合安全内存模组（HSDIMM®）

混合安全内存模组采用公司具有自主知识产权的 Mont-ICMT®（Montage, Inspection & Control on Memory Traffic）内存监控技术，可为服务器平台提供更为安全、可靠的内存解决方案。目前，公司推出两大系列混合安全内存模组：标准版混合安全内存模组（HSDIMM®）和精简版混合安

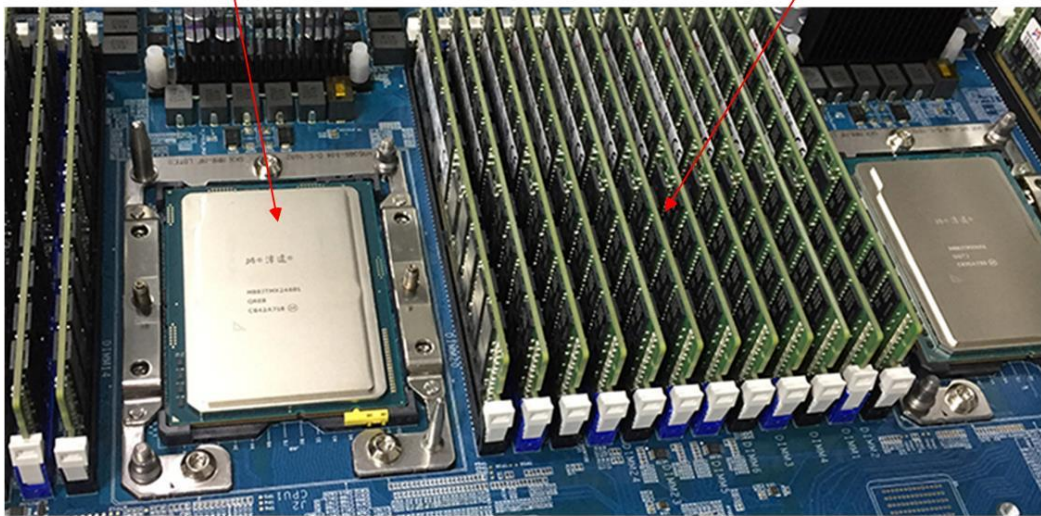
全内存模组（HSDIMM®-Lite），可为不同应用场景提供不同级别的数据安全解决方案，为各大数据中心及云计算服务器等提供了基于内存端的硬件级数据安全解决方案。



津速® CPU



混合安全内存模组



津速® 服务器平台

津速®服务器平台主要针对中国本土市场，截至目前，已有多家服务器厂商采用津速®服务器平台相关产品，开发出了系列高性能且具有独特安全功能的服务器机型。这些机型已应用到政务、交通等领域及高科技企业中，为用户实现了计算资源池的无缝升级和扩容，在保障强劲运算性能的同时，更为用户的数据、信息安全保驾护航。

➤ AI 芯片

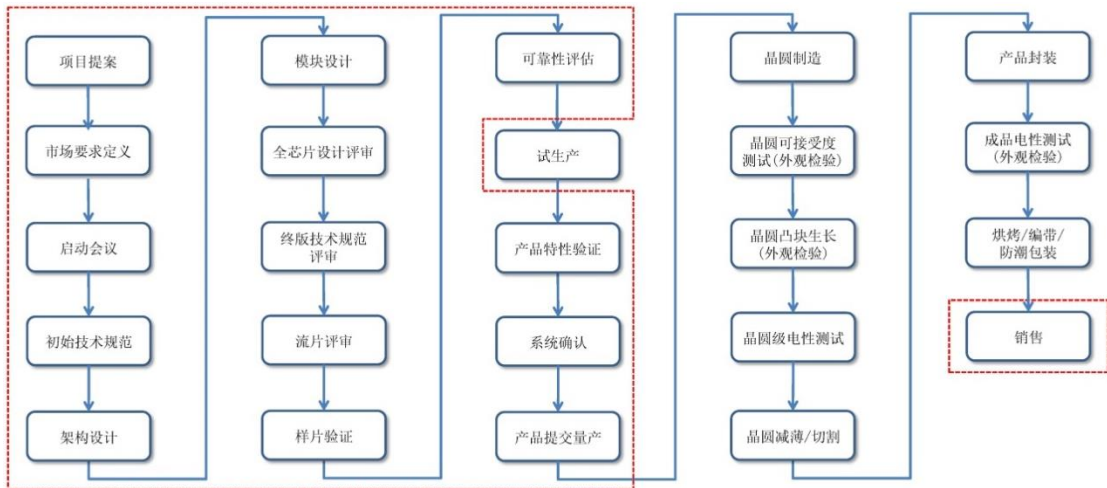
报告期内，AI 大模型飞速发展，AI 芯片的需求发生了巨大变化。公司密切关注行业发展趋势、下一代大模型特征以及用户需求，正在研发新一代 AI 芯片，旨在为训练、推理应用场景提供稳定、易用的高性能 AI 算力解决方案。

在研发第一代 AI 芯片工程样片的过程中，澜起积累了一定的技术基础和工程经验。澜起在研的下一代芯片将充分利用公司在互连领域的技术优势，进一步满足客户需求，提供更加优化、更具性价比的解决方案。

(二) 主要经营模式

公司是一家集成电路设计企业，自成立以来公司经营模式均为行业里的 Fabless 模式，该模式下，公司专注于从事产业链中的集成电路设计和营销环节，其余环节委托给晶圆制造企业、封装和测试企业代工完成，由公司取得测试后芯片成品销售给客户。

在 Fabless 模式下，产品设计与研发环节属于公司经营的核心，由多个部门参与执行。芯片的生产制造、封装测试则通过委外方式完成，因此公司需要向晶圆制造厂采购晶圆，向封装测试厂采购封装、测试服务。具体地，公司业务流的流程图示意图如下：



注：红色框线标注为公司自主完成，其余由委外厂商完成。

上述流程图中项目提案、市场要求定义、启动会议、初始技术规范、架构设计、模块设计、全芯片设计评审、终版技术规范审议、流片评审、样片验证、可靠性评估、产品特性验证、系统确认、产品提交量产、销售等环节主要由公司完成，其余环节主要由委外厂商完成。

(三) 所处行业情况

1. 行业的发展阶段、基本特点、主要技术门槛

公司是一家集成电路设计企业，集成电路行业作为全球信息产业的基础，是世界电子信息技术创新的基石。集成电路行业派生出诸如 PC、互联网、智能手机、云计算、大数据、人工智能等诸多具有划时代意义的创新应用，成为现代日常生活中必不可少的组成部分。移动互联时代后，5G、云计算、AI 计算、高性能计算、智能汽车等应用领域的快速发展和技术迭代，正推动集成电路产业进入新的成长周期。

集成电路行业主要包括集成电路设计业、制造业和封装测试业，属于资本与技术密集型行业。

2024 年 2 月，半导体产业协会（Semiconductor Industry Association，简称 SIA）宣布，2023 年全球半导体产业销售总额为 5268 亿美元，比 2022 年的 5741 亿美元下降了 8.2%。根据 SIA 的

预测，由于产业各领域对芯片的需求增加，2024 年全球半导体销售额将大幅反弹 13.1%，达到近 6,000 亿美元，创历史新高。

(1) 服务器市场行业情况

公司的产品内存接口及模组配套芯片、PCIe Retimer 芯片、MXC 芯片、津逮®CPU 以及混合安全内存模组等主要应用于服务器，因此，服务器行业的发展情况与公司业务紧密相关。相较于普通计算机，服务器具有更高速的 CPU 计算能力、更强大的外部数据吞吐能力和更好的扩展性，运行更快，负载更高。

基于全球数据总量的爆发式增长以及数据向云端迁移的趋势，新的数据中心建设热度不减，同时围绕新增数据的处理和应用，云计算、人工智能、虚拟现实和增强现实等数字经济方兴未艾，服务器作为基础的算力支撑，从中长期来看，全球服务器市场将保持高景气度。

2023 年，受宏观环境影响，服务器及计算机行业需求下滑，行业整体面临去库存的压力，根据研究机构 DIGITIMES 的数据，2023 年全球服务器出货量同比下降 18.3%。随着需求的逐步改善，服务器行业正重新回到增长轨道。美系大型云服务商 2023 年因竞相购买高价 AI 服务器，导致传统通用型服务器采购减少，2024 年一季度将重新启动新一轮通用服务器采购。

根据 IDC 的预测，2023 年全球服务器市场规模将微幅增长至 1284.71 亿美元，之后四年的年度增长率将分别为 11.8%、10.2%、9.7%、8.9%，到 2027 年市场规模将达 1891.39 亿美元。Canalys 报告显示，2023 年第四季度，全球云基础设施服务支出同比增长 19%，达到 781 亿美元，增加 123 亿美元。2023 年全年，云基础设施服务总支出从 2022 年的 2471 亿美元增至 2904 亿美元，增长 18%。云迁移工作正重新加快，同时新需求激增，特别是在 AI 应用的广泛采用。头部云厂商稳步增加对生成式 AI 的投资，期望利用生成式 AI 的能力催生云消费领域的新机遇。Canalys 预计，2024 年全球云基础设施服务支出将增长 20%。

(2) AI 服务器及 AI PC 行业情况

2023 年，AI 多模态大模型继续保持快速演进态势，AI 技术的持续迭代加速 AI 的应用的落地。AIGC 的快速发展将带动 AI 服务器及 AI PC 需求的增加。

AI 的快速发展已深刻影响着 IT 基础设施的资源配置，根据 IDC 的数据，到 2025 年，全球 2000 强企业将把超过 40% 的核心 IT 支出分配给与人工智能相关的计划，从而使产品和流程创新的速度达到两位数的增长。TrendForce 预计，2024 年全球 AI 服务器数量将超过 160 万台，年增长率达到 40%，2022-2026 年复合增长率将达 29%。根据 OMDIA 的相关研究，目前，各大厂商主要采购的 AI 服务器主要以 AI 训练服务器为主，其特点是强大的计算能力和片上内存，未来人

工智能推理服务将变得越来越重要，AI 推理服务器更关注内存带宽、高密度封装和南北向接口。

同时，AI PC 有望为 PC 行业带来新的增长。AI PC 是一种集成了人工智能技术的个人电脑，它通过集成 NPU、CPU、GPU 等硬件，在实现高能低耗的同时从根本上改变、重塑和重构 PC 体验，释放人们的生产力和创造力。AI PC 可以应用于各种场景，包括图形视觉、语义理解、智能交互等。

（3）内存模组行业情况

内存模组是当前计算机架构的重要组成部分，作为 CPU 与硬盘的数据中转站，起到临时存储数据的作用，其存储和读取数据的速度相较硬盘更快。按应用领域不同，内存模组可分为：1、服务器内存模组，其目前主要类型为 RDIMM、LRDIMM 等，相较于其他类型内存模组，服务器内存模组由于服务器数据存储和处理的负载能力不断提升，对内存模组的稳定性、纠错能力以及低功耗均提出了较高要求；2、普通台式机、笔记本内存模组，其目前主要类型为 UDIMM、SODIMM 等。而平板、手机内存主要使用的 LPDDR 通过焊接至主板或封装在片上系统上发挥功能。全球 DRAM 行业市场 90% 以上的市场份额由三星电子、海力士及美光科技占据，他们也是公司内存接口芯片及内存模组配套芯片主要的下游客户。

内存模组的发展有着清晰的技术升级路径，JEDEC 组织定义内存模组的组成构件、性能指标、具体参数等，2021 年 DDR5 第一子代相关产品已开始量产，近两年内存模组正持续从 DDR4 世代向 DDR5 世代切换，目前 JEDEC 已完成 DDR5 第二子代、第三子代产品标准制定，DDR5 第四子代产品标准制定也初步完成。同时，基于传输速率的提升或新的产业需求，新的内存模组架构也陆续被 JEDEC 定义并成为国际标准，比如 MRDIMM、CUDIMM、CSODIMM、CAMP 等内存模组。

内存模组与 CPU 是计算机的两个核心部件，是计算机生态系统的重要组成部分，支持更高速率 DDR5 的 CPU 的持续迭代将推动 DDR5 内存模组的规模使用及更新换代。支持 DDR5 的主流桌面级 CPU 已于 2021 年正式发布，并正在持续更新迭代，普通台式机/笔记本电脑 DDR5 内存模组下游需求逐步提升；支持 DDR5 的主流服务器 CPU 于 2022 年底至 2023 年初正式上市，并将持续更新迭代，用于服务器的 DDR5 内存模组渗透率将持续提升。

（4）内存接口芯片及内存模组配套芯片行业情况

内存接口芯片是服务器内存模组的核心逻辑器件，其主要作用是提升内存数据访问的速度及稳定性，满足服务器 CPU 对内存模组日益增长的高性能及大容量需求。

内存接口芯片的发展演变情况如下：

内存接口芯片世代	技术特点	主要厂商	研发时间跨度
DDR2	最低可支持 1.5V 工作电压	TI（德州仪器）、英特尔、西门子、Inphi、澜起科技、IDT 等	2004 年-2008 年
DDR3	最低可支持 1.25V 工作电压，最高可支持 1866MT/s 的运行速率	Inphi、IDT、澜起科技、Rambus、TI（德州仪器）等	2008 年-2014 年
DDR4	最低可支持 1.2V 工作电压，最高可支持 3200MT/s 的运行速率	澜起科技、IDT、Rambus	2013 年-2017 年
DDR5	最低可支持 1.1V 工作电压，可实现 4800MT/s 的运行速率，并在此产品基础上，继续研发 5600MT/s、6400MT/s、7200MT/s、8000MT/s 等产品	澜起科技、瑞萨电子（原 IDT）、Rambus	2017 年至今

从 2016 年开始，DDR4 技术的发展进入了成熟期，成为内存市场的主流技术。为了实现更高的传输速率和支持更大的内存容量，JEDEC 组织进一步更新和完善了 DDR4 内存接口芯片的技术规格，增加了多种功能，用以支持更高速率和更大容量的内存。在 DDR4 世代，从 Gen1.0、Gen1.5、Gen2.0 到 Gen2plus，每一子代内存接口芯片所支持的最高传输速率在持续上升，DDR4 最后一个子代产品 Gen2plus 支持的最高传输已达 3200MT/s。随着 DDR5 内存技术规格和产品的成熟商用，DDR5 内存技术正在实现对 DDR4 内存技术的更新和替代。DDR5 内存接口芯片相比于 DDR4 最后一个子代的内存接口芯片，采用了更低的工作电压（1.1V），同时在传输有效性和可靠性上又迈进了一步。从 JEDEC 已经公布的相关信息来看，DDR5 内存接口芯片已经规划了五个子代，支持速率分别是 4800MT/s、5600MT/s、6400MT/s、7200MT/s、8000MT/s，预计后续可能还会有 1~2 个子代，可见通过不断的技术创新，实现更高的传输速率和支持更大的内存容量将是内存接口芯片行业未来发展的趋势和动力。

根据 JEDEC 组织的定义，在 DDR5 世代，服务器内存模组上除了需要内存接口芯片之外，同时还需要配置三种配套芯片，包括一颗 SPD 芯片、一颗 PMIC 芯片和两颗 TS 芯片；普通台式机、笔记本电脑的内存模组 UDIMM、SODIMM 上，需要配置两种配套芯片，包括一颗 SPD 芯片和一颗 PMIC 芯片。

目前 DDR5 内存接口芯片的竞争格局与 DDR4 世代类似，全球有三家主流供应商可提供相关产品，分别是澜起科技、瑞萨电子和 Rambus。关于 DDR5 内存模组配套芯片，报告期内，SPD 和 TS 主要的两家供应商是澜起科技和瑞萨电子；PMIC 的竞争对手更多，竞争态势更复杂。

为了满足不断增长的 AI 处理对更高带宽、更高容量内存模组需求，JEDEC 组织制定了服务

器 MRDIMM (Multiplexed Rank DIMM) 内存模组相关技术标准。MRDIMM 内存模组采用了 LRDIMM“1+10”的基础架构,与 LRDIMM 相比,MRDIMM 内存模组可以同时访问内存模组上的两个阵列,提供双倍带宽,第一代产品最高支持 8800MT/s 速率,预计在 DDR5 世代还会有两至三代更高速率的产品。服务器高带宽内存模组需要搭配的内存接口芯片为 MRCD 芯片和 MDB 芯片,与普通的 RCD 芯片、DB 芯片相比,设计更为复杂、速率更高。

在桌面端,随着 DDR5 传输速率持续提升,到 DDR5 中期,原本不需要信号缓冲的 UDIMM、SODIMM (主要用于台式机和笔记本电脑),将需要一颗时钟驱动器 (Clock Driver) 对内存模组的时钟信号进行缓冲再驱动,从而提高时钟信号的信号完整性和可靠性。JEDEC 组织制定了 CUDIMM 和 CSODIMM 内存模组相关标准,包括其中的 CKD 芯片相关标准,将应用于支持 6400MT/S 及以上速率的台式机和笔记本电脑。

(5) PCIe 及 PCIe Retimer 芯片行业情况

PCIe 协议是一种高速串行计算机扩展总线标准,自 2003 年诞生以来,近几年 PCIe 互连技术发展迅速,传输速率基本上实现了每 3-4 年翻倍增长,并保持良好的向后兼容特性。PCIe 协议已由 PCIe 4.0 发展为 PCIe 5.0,传输速率已从 16GT/s 提升到 32GT/s,到 PCIe 6.0,传输速率将进一步提升到 64GT/s。随着 PCIe 协议传输速率的快速提升,并依托于强大的生态系统,平台厂商、芯片厂商、终端设备厂商和测试设备厂商的深入合作,PCIe 已成为主流互连接口,全面覆盖了包括 PC 机、服务器、存储系统、手持计算等各种计算平台,有效服务云计算、企业级计算、高性能计算、人工智能和物联网等应用场景。

然而,一方面随着应用不断发展推动着 PCIe 标准迭代更新,速度不断翻倍,另一方面由于服务器的物理尺寸受限于工业标准并没有很大的变化,导致整个链路的插损预算从 PCIe3.0 时代的 22dB 增加到了 PCIe 4.0 时代的 28dB,并进一步增长到了 PCIe 5.0 时代的 36dB。

如何解决 PCIe 信号链路的插损问题,提高 PCIe 信号传输距离是业界面临的重要问题。一种思路是选用低损 PCB,但价格高昂,仅仅是主板就可能带来较大的成本增加,而且并不能有效覆盖多连接器应用场景;另一种思路是引入适当的链路扩展器件如 Retimer,使用 PCIe Retimer 芯片,采用模拟信号和数字信号调理技术、重定时技术,来补偿信道损耗并消除各种抖动的影响,从而提升 PCIe 信号的完整性,增加高速信号的有效传输距离。

因此,PCIe Retimer 芯片作为 PCIe 协议升级迭代背景下新的芯片需求,其主要解决数据中心、服务器通过 PCIe 协议在数据高速、远距离传输时,信号时序不齐、损耗大、完整性差等问题。相比于市场其他技术解决方案,现阶段 Retimer 芯片的解决方案在性能、标准化和生态系统支持等

方面具有一定的比较优势，未来根据系统配置，Retimer 芯片可以灵活地切换 PCIe 或 CXL 模式，更受用户青睐。

而随着传输速率从 PCIe 4.0 的 16GT/s 到 PCIe 5.0 的 32GT/S，再次实现翻倍，Retimer 芯片技术路径的优势更加明显，Retimer 芯片的需求呈“刚性化”趋势。根据目前行业发展趋势，到 PCIe 5.0 时代，PCIe Retimer 芯片已成为行业主流解决方案。

根据 TrendForce 的预测，AI 服务器 2022-2026 年复合增长率将达 29%，随着 AI 服务器需求快速增长，将显著提升 PCIe Retimer 芯片的需求。以一台典型的配 8 块 GPU 的主流 AI 服务器为例，考虑对信号完整性和传输速率的要求，系统需要配置 8 颗或 16 颗 PCIe Retimer 芯片。

(6) CXL 行业情况

随着人工智能时代的日益临近，对支持快速接口和易扩展性的内存平台的需求变得越来越明显，而基于 CXL 的新型 DRAM 模块可能是未来人工智能时代中最具前景的内存解决方案之一。

从 2019 年到 2023 年，CXL 经历了高速的发展，其应用涉及服务器端，以及存储产品与解决方案端这两大层面。在过去 2 年时间里，已经有多家厂商发布 CXL 相关元件、产品，以及成套解决方案。2022 年底到 2023 年初，随着 AMD 发布第四代 EPYC（代号 Genoa），以及英特尔发布第四代 Xeon Scalable（代号 Sapphire Rapids），新款处理器平台上市将 CXL 技术应用到服务器端，完善 CXL 的应用环境。

经过数年的发展，目前 CXL 的生态已经初步形成。在元件层级的芯片供应商与设计商，对应产品包括：CXL 控制器（Controller）、定时器（Retimers）、交换器（Switch）产品。系统层级，目前有三星、SK Hynix、美光等厂商推出扩展存储类型的 CXL 产品。

根据 Yolo 的预测，全球 CXL 市场规模预计在 2028 年将达到 150 亿美元。尽管目前只有不到 10% 的 CPU 与 CXL 标准兼容，但预计到 2027 年，所有 CPU 都将被设计为支持 CXL 接口，这将进一步推动 CXL 市场的发展。

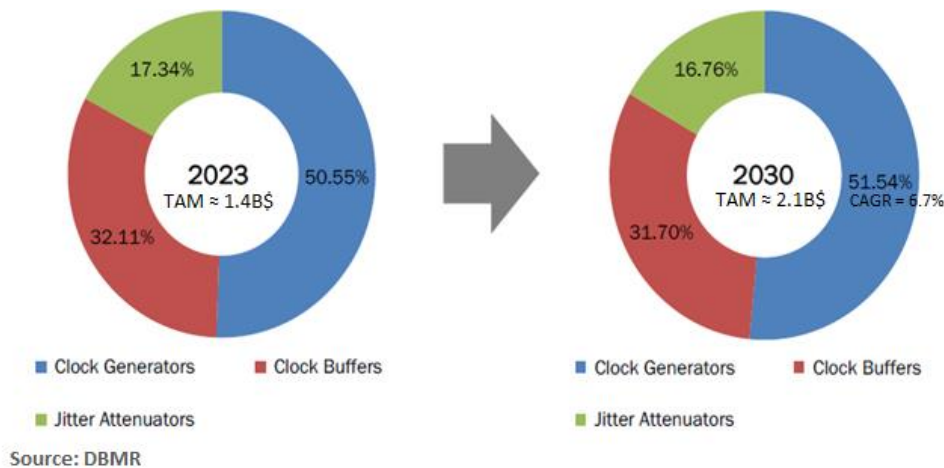
(7) 时钟芯片行业情况

时钟芯片是为电子系统提供其必要的时钟脉冲的芯片。在数字系统中，时钟脉冲是集成电路运转的节拍器，在电子系统中扮演着“心脏”的重要角色。高频/高性能数字模块的正确运行需要时钟芯片提供精准的时钟脉冲（节拍）来同步运算操作和数据传输交互。时钟脉冲的性能决定了系统是否能运行到目标速度，时钟芯片不达标有可能导致模块或设备无法运作。因此，时钟芯片提供的输出时钟需要具备极高的可靠性、宽广的输出频率范围、优良的抖动特性以及扩频功能。

目前，时钟芯片种类主要包括时钟发生器、去抖时钟芯片和时钟缓冲芯片等细分产品。时钟

发生器是根据参考时钟来合成多个不同频率时钟的芯片，它是时钟芯片的一个重要类别，是数据中心、工业控制、新能源汽车等领域的基础芯片；去抖时钟芯片是为其他芯片提供低抖动低噪声的参考时钟的芯片；时钟缓冲芯片是用于时钟脉冲复制、格式转换、电平转化等功能的芯片。

根据 DBMR 的数据，2023 年时钟芯片的市场规模合计为 14 亿美元，预计到 2030 年可达到 21 亿美元，其中 2023 年时钟发生器芯片市场规模约为 7.08 亿美元，预计到 2030 年可达到 10.82 亿美元。由于时钟芯片在电子系统中广泛且重要的作用，同时其设计难度较大、技术水平要求较高，因此该类产品的市场份额长期被少数几家美日厂商占据。



(8) AI 芯片行业情况

现阶段，按基本功能划分，AI 芯片可分为训练芯片和推理芯片；按技术路径划分，AI 芯片可分为 GPU、FPGA、ASIC 芯片。

近年来人工智能的发展呈现出数据体量爆发式增长态势，算法模型的参数量指数级增加，以加速计算为核心的算力中心对 AI 芯片的需求不断扩大。以 ChatGPT 为代表的基于海量多源数据的大模型，对算力的需求非常高，随着 AI 模型和应用的进一步发展和规模化，算力需求将持续释放，大算力芯片的市场规模持续增长，将快速推动 AI 芯片的性能升级。

根据 Gartner 于 2023 年 8 月发布的研究报告，用于执行人工智能工作负载的芯片市场正以每年 20% 以上的速度增长，2023 年 AI 芯片市场规模将达到 534 亿美元，比 2022 年增长 20.9%，2024 年将增长 25.6%，达到 671 亿美元，到 2027 年 AI 芯片营收预计将是 2023 年市场规模的两倍以上，达到 1194 亿美元。

2. 公司所处的行业地位分析及其变化情况

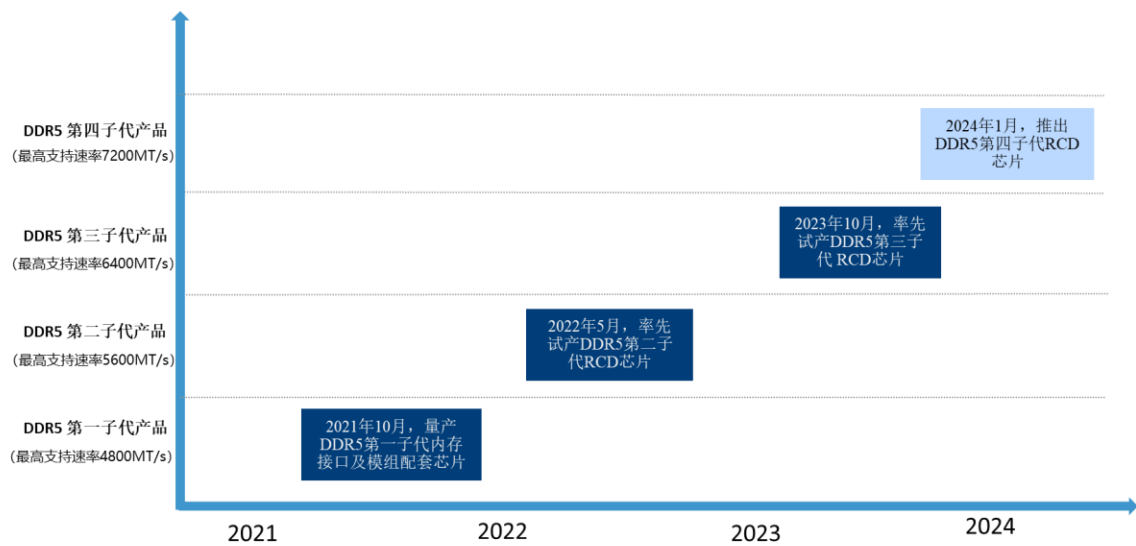
(1) 内存接口芯片、内存模组配套芯片及时钟驱动器 (CKD)

澜起的内存接口芯片受到了市场及行业的广泛认可，公司凭借具有自主知识产权的高速、低

功耗技术，为新一代服务器平台提供完全符合 JEDEC 标准的高性能内存接口解决方案，是全球可提供从 DDR2 到 DDR5 内存全缓冲/半缓冲完整解决方案的主要供应商之一，在该领域拥有重要话语权。

产品标准制定方面，澜起是全球微电子行业标准制定机构 JEDEC 固态技术协会的董事会成员之一，在 JEDEC 下属的四个委员会及分会中安排员工担任主席或副主席职位，深度参与 JEDEC 相关产品的标准制定。其中，公司牵头制定多款 DDR5 内存接口芯片标准，包括 DDR5 RCD 芯片及 MDB 芯片，并积极参与 DDR5 CKD 芯片和 DDR5 内存模组配套芯片标准制定。

技术实力方面，澜起处于国际领先水平。公司发明的 DDR4 全缓冲“1+9”架构被 JEDEC 国际标准采纳。该架构在 DDR5 世代演化为“1+10”框架，继续作为 LRDIMM 的国际标准，并进一步作为基础架构衍生出 MRDIMM 国际标准。在 DDR5 世代，公司在内存接口芯片领域继续全球领跑，进一步巩固了在该领域的优势。2022 年 5 月，公司在业界率先试产 DDR5 第二子代 RCD 芯片；2022 年 9 月，公司发布业界首款 DDR5 第一子代 CKD 芯片工程样片；2022 年 12 月，公司发布业界首款 DDR5 第三子代 RCD 芯片工程样片；2023 年 10 月，公司 DDR5 第三子代 RCD 芯片在业界率先试产。



市场份额方面，澜起在 DDR4 世代逐步确立了行业领先优势，是全球可提供 DDR4 内存接口芯片的三家主要厂商之一，占据全球市场的重要份额。在 DDR5 世代，公司继续领跑，内存接口芯片的市场份额保持稳定。公司可为 DDR5 系列内存模组提供完整的内存接口及模组配套芯片解决方案，是目前全球可提供全套解决方案的两家公司之一。

(2) PCIe Retimer 芯片

在 PCIe 4.0 时代，澜起是全球量产 PCIe 4.0 Retimer 芯片的三家企业之一；在 PCIe5.0 时代，

公司于 2023 年 1 月量产 PCIe 5.0/CXL2.0 Retimer 芯片，是全球第二家量产该产品的厂家。

作为全球领先的 PCIe 5.0/CXL 2.0 Retimer 芯片供应商之一，公司自研的 PCIe SerDes IP 已成功应用于该产品中，自研 IP 带来了良好的整合性，在产品的时延、信道适应能力方面，公司具有一定的优势。

(3) MXC 芯片

澜起在 2022 年 5 月全球首发 MXC 芯片后，已与全球多家顶级云计算厂商及内存龙头企业开展合作。2023 年 5 月，三星电子推出其首款支持 CXL 2.0 的 128GB DRAM，加速下一代存储器解决方案的商用化进程，澜起的 MXC 芯片作为该解决方案的核心控制芯片器而被采用。2023 年 8 月，澜起的 MXC 芯片顺利通过了 CXL 联盟的数十项严苛测试，成为全球首家通过测试的内存扩展控制器产品，与国际知名 CPU 和存储器厂商的产品在 CXL 官网并列展示，彰显了业界对澜起技术实力的认可。

目前，公司与主要内存模组、服务器系统厂商的多个合作项目进展顺利，可为数据中心和云服务厂商提供灵活的解决方案，满足客户在数据库，AI 训练等内存高带宽场景下的需求。

未来，公司将继续深化与 CPU、存储器、服务器及云服务厂商的合作，紧跟技术前沿，不断推进产品更新迭代，致力于为实现 CXL 生态的成熟完善和 CXL 技术的广泛应用不断贡献力量，保持公司在该领域的市场领先地位。

(4) 津逮®服务器平台

津逮®服务器平台是澜起面向中国市场设计的本土服务器平台解决方案，其技术具有独创性、先进性，且该产品线可持续更新迭代。鉴于服务器 CPU 以及内存模组的市场准入门槛较高，需要较长的测试及认证周期，公司作为行业生态的新进入者，需要一定时间在该领域立足。

经过多年的市场拓展，津逮®服务器平台已具备一定的客户基础及市场份额，持续的更新迭代提高了津逮®CPU 的产品竞争力，坚持不懈的客户导入和及时的本地服务也逐步获得客户与市场的认可。2023 年 2 月，搭载澜起津逮®CPU 的一款服务器产品成功通过专家组检测评审，入选“首批可信计算认证产品”，获颁“可信计算产品认证证书”。2023 年 12 月，澜起正式发布全新第五代津逮®CPU，旨在以多方面的性能优化应对 AI、HPC、数据服务、网络/5G、存储等严苛工作负载的挑战。公司自 2019 年推出津逮®CPU 以来，一直致力于满足本土市场对安全可信计算的需求，不断推进产品更新迭代。相较于市场上其他服务器 CPU 品牌，津逮®CPU 不仅在性能和生态兼容性方面比肩国际主流品牌，而且可提供经权威机构认证的硬件信任根，保障计算过程和计算资源不被破坏和篡改，守卫云环境下的数据中心硬件安全。

3. 报告期内新技术、新产业、新业态、新模式的发展情况和未来发展趋势

(1) 报告期内与公司及行业相关的新政策

2023 年，各地密集出台集成电路产业高质量发展支持政策。北京、上海、广东等重要省市将集成电路纳入当地政府报告。上海市发布《上海市推动制造业高质量发展三年行动计划(2023-2025 年)》，其中提出：打造世界级产业集群。加快集成电路关键环节研发攻关，推动下一代技术创新融合发展。

(2) 报告期内行业的新技术及未来发展趋势

➤ 服务器内存接口相关技术（高带宽内存接口技术）

内存接口相关技术主要跟随主流 CPU 及内存模组相关生态系统的发展而演进。报告期内，内存模组由 DDR4 世代向 DDR5 世代迁移。从技术层面上，内存接口技术演进路径主要分为两类：一是沿着现有内存模组技术标准持续更新迭代，支持速率不断提升，DDR5 第一子代内存接口芯片支持速率为 4800MT/s，每升级一个子代，支持速率将持续提升，行业正在定义中的 DDR5 第五子代内存接口芯片将支持的速率为 8000MT/s，未来 DDR5 还将规划 1~2 个子代；二是基于新的应用需求和 CPU 的技术演进产生新技术路线——高带宽内存接口技术。

基于 AI 和 HPC 等应用场景对带宽的需求，同时服务器 CPU 内核数量快速增加，迫切需要大幅提高内存系统的带宽，以满足多核 CPU 中各个内核的数据吞吐要求，JEDEC 组织制定服务器高带宽内存模组 MRDIMM 相关技术标准，MRDIMM 可以同时访问两个阵列，提供双倍带宽，第一代产品最高支持 8800MT/s 速率，预计在 DDR5 世代还会有两至三代更高速率的产品。MRDIMM 采用了 LRDIMM“1+10”的基础架构，需要搭配的 1 颗 MRCD 芯片和 10 颗 MDB 芯片，这些专用的新型内存接口芯片与 CPU 的数据连接仍为单组内存信号，但是通过采用双倍数据传输速率和时分数据复用技术，可以将两个标准速率的内存数据通道合并后倍频传输，其与 DRAM 的数据连接则扩展为两组独立内存信号，可以在标准速率下对 MRDIMM 上面两个内存阵列同时操作。通过这种新型数据传输架构，MRDIMM 可以在使用标准速率 DRAM 的情况下，实现双倍速率读写。因此，MRCD 芯片和 MDB 芯片与普通的 RCD 芯片、DB 芯片相比，设计更为复杂、支持速率更高。随着 MRDIMM 相关技术的逐步成熟，其将为下游应用带来更高带宽的内存解决方案。

➤ 台式机及笔记本电脑内存模组相关技术

在 DDR4 世代及 DDR5 初期，内存接口芯片只应用于服务器内存模组，主要是为了缓冲来自内存控制器的地址、命令及控制信号，提升内存数据访问的速度及稳定性，满足服务器 CPU 对内存模组日益增长的高性能及大容量需求，由于台式机和笔记本电脑 CPU 及内存模组之间数据传输量并不大，所以目前还不需要对信号进行缓冲，但随着 DDR5 传输速率持续提升，时钟信号频率

越来越高，导致时钟信号会遇到信号完整性的瓶颈，当 DDR5 数据速率达到 6400MT/s 及以上时，原本不需要信号缓冲的 UDIMM、SODIMM（主要用于台式机和笔记本电脑），将需要一颗时钟驱动器（CKD）对内存模组的时钟信号进行缓冲再驱动，从而提高时钟信号的信号完整性和可靠性，目前 JEDEC 正在制定 CKD 芯片的标准。同时，JEDEC 也在制定需要配备 CKD 芯片的 CUDIMM、CSODIMM 标准。

除此以外，JEDEC 也在制定尺寸更加紧凑的 CAMM（Compression Attached Memory Module）和 LPCAMM（Low Power Compression Attached Memory Module）内存模组，用于笔记本电脑。其中 CAMM 内存模组，采用 DDR5 DRAM 颗粒，需配合使用 CKD、SPD 和 PMIC 芯片；LPCAMM 内存模组采用 LPDDR5 DRAM 颗粒，需配合使用 SPD 和 PMIC 芯片。

➤PCIe 高速互连技术

2023 年 6 月，PCI-SIG 发布 PCIe 7.0 规范的 0.3 版本，即标准的首个预览版本。这标志着 PCIe 7.0 规范的新成就，表明 PCI-SIG 组织成员已经就即将推出的技术的关键特征和架构达成了一致，为 2025 年的正式发布奠定了良好基础。PCIe 7.0 标准旨在满足 800G 以太网，超大数据中心，人工智能及其他新兴高端应用领域对高吞吐率、低延时互连技术的需求。

➤CXL 互连技术

CXL 技术可以提升系统间各模块的数据交换效率，解决缓存一致性问题，显著改善多路 CPU、CPU 与加速器之间的通信能力，降低延迟，实现数据中心 CPU 和加速器芯片之间的超高速互连，从而提高数据密集型应用程序的性能。

作为当前数据中心领域最重要的标准之一，CXL 标准其有望催生诸多创新应用，改变当前数据中心的基本架构，进而提升数据中心的运行效率、降低运行成本。CXL 标准使用 PCIe 协议作为物理接口增强了兼容性，通过三种基础协议（CXL.io、CXL cache 和 CXL.memory）支持具体应用。在 CXL 1.1 规范的初期有三种应用模式：一是调用 CXL.io 和 CXL cache 可以使得一些缺少内存的智能设备（比如智能网卡）能够与 CPU 内存进行交互；二是调用 CXL.io、CXL cache 和 CXL.memory 可以使得 CPU、GPU、ASIC 和 FPGA 等能够共享各自的内存，同时解决缓存一致性问题；三是调用 CXL.io 和 CXL.memory 协议可用实现内存的扩展或池化。

2022 年 8 月，CXL 联盟发布了 CXL3.0 的规范。CXL3.0 规范在三个关键领域进行重大改进：一是作为物理接口的 PCIe 协议由 PCIe5.0 上升到 PCIe6.0，传输速率由 32GT/s 提升至 64GT/s；二是 CXL3.0 可以支持更加灵活的 Switch 拓扑；三是 CXL3.0 除了支持内存池化，还可以进一步支持内存共享。

2023年11月，CXL联盟发布了CXL3.1的规范。新规范对横向扩展CXL进行了结构改进、增加了新的可信执行环境功能，并对内存扩展器进行了改进。CXL 3.1的一项新功能是支持使用全局集成内存（GIM）通过CXL结构进行主机之间的通信，这可以大大提高系统性能。另一项重要的改进是通过CXL对内存事务的直接点对点支持，这可以增加GPU内存的使用效率，对于处理大规模数据集和AI工作负载非常有帮助。CXL 3.1还定义了基于端口的路由CXL交换机的Fabric Manager API，这使得结构管理器可能成为CXL生态系统的关键部分，因为它需要跟踪集群中发生的许多事情。此外，CXL 3.1的可信安全协议（TSP）是为了处理平台安全性而设计的，这对于云服务提供商的多租户虚拟机环境尤其重要。随着CXL技术的不断演进，未来数据中心各个计算节点和内存节点的互联将更加快速，更加高效，更加灵活。

➤ AI 芯片技术

人工智能是引领新一轮科技革命和产业革命的战略制高点。ChatGPT的横空出世引爆了全球人工智能市场，也显示出其巨大的市场应用潜力。2023年，以大模型为代表的人工智能突飞猛进，各类大模型层出不穷，大模型商业布局的落地速度明显加快。

“大算力+强算法”结合的AIGC大模型架构在未来很长一段时间都将成为人工智能发展的趋势。这类大模型架构将带动AI服务器的需求，包含CPU、GPU、内存等。相较于普通服务器，AI服务器对CPU、GPU、内存等器件的要求更高，具体主要表现在：1、需要更高的算力；2、需要算力满足低延迟低功耗的特性；3、需要内存的容量更大、带宽更高、速率更快。同时，各行业与人工智能技术的深度结合及应用场景的不断成熟与落地，使人工智能芯片朝着多元化的方向发展，服务器的类型也将越来越丰富，并适用越来越多的行业应用场景，各种类型的AI加速卡会有更多的发展空间。

3 公司主要会计数据和财务指标

3.1 近3年的主要会计数据和财务指标

单位：元 币种：人民币

	2023年	2022年	本年比上年 增减(%)	2021年
总资产	10,697,540,981.27	10,686,045,951.98	0.11	8,958,562,224.94
归属于上市公司 股东的净资产	10,191,406,155.95	9,912,186,393.65	2.82	8,390,699,376.46
营业收入	2,285,738,498.23	3,672,258,476.69	-37.76	2,562,017,472.42
归属于上市公司 股东的净利润	450,909,813.13	1,299,378,059.37	-65.30	829,137,544.38
归属于上市公司 股东的扣除非经	369,932,113.14	883,144,528.39	-58.11	617,398,698.55

常性损益的净利润				
经营活动产生的现金流量净额	731,249,699.11	688,835,385.81	6.16	680,414,534.55
加权平均净资产收益率(%)	4.44	14.18	减少9.74个百分点	9.93
基本每股收益(元/股)	0.40	1.15	-65.22	0.73
稀释每股收益(元/股)	0.40	1.15	-65.22	0.73
研发投入占营业收入的比例(%)	29.83	15.34	增加14.49个百分点	14.44

3.2 报告期分季度的主要会计数据

单位：元 币种：人民币

	第一季度 (1-3 月份)	第二季度 (4-6 月份)	第三季度 (7-9 月份)	第四季度 (10-12 月份)
营业收入	419,527,893.03	508,088,288.59	597,550,431.80	760,571,884.81
归属于上市公司股东的净利润	19,720,699.27	62,135,103.57	151,901,564.70	217,152,445.59
归属于上市公司股东的扣除非经常性损益后的净利润	295,934.36	3,516,089.58	151,983,934.02	214,136,155.18
经营活动产生的现金流量净额	-64,132,548.78	210,418,238.48	216,028,134.71	368,935,874.70

季度数据与已披露定期报告数据差异说明

适用 不适用

4 股东情况

4.1 普通股股东总数、表决权恢复的优先股股东总数和持有特别表决权股份的股东总数及前 10 名股东情况

单位：股

截至报告期末普通股股东总数(户)	34,982
年度报告披露日前上一月末的普通股股东总数(户)	40,909
截至报告期末表决权恢复的优先股股东总数(户)	0
年度报告披露日前上一月末表决权恢复的优先股股东总数(户)	0
截至报告期末持有特别表决权股份的股东总数(户)	0
年度报告披露日前上一月末持有特别表决权股份的股东总数(户)	0
前十名股东持股情况	

股东名称 (全称)	报告期内 增减	期末持股 数量	比例 (%)	持有 有限 售条 件股 份数 量	包含 转融 通借 出股 份的 限售 股份 数量	质押、标记 或冻结情况		股东 性质
						股份 状态	数量	
中国电子投资控股有限公司	-43,438,104	82,418,671	7.24	0		无	0	境内 非国 有法 人
INTEL CAPITAL CORPORATION	-35,600,876	66,082,374	5.80	0		无	0	境外 法人
珠海融英股权投资合伙企业 (有限合伙)	-490,000	60,805,238	5.34	0		无	0	其他
WLT Partners, L.P.	-1,590,206	56,412,524	4.95	0		无	0	其他
香港中央结算有限公司	11,465,002	51,014,806	4.48	0		无	0	境外 法人
招商银行股份有限公司—华 夏上证科创板 50 成份交易 型开放式指数证券投资基金	16,715,198	49,287,631	4.33	0		无	0	其他
中国工商银行股份有限公司 —易方达上证科创板 50 成 份交易型开放式指数证券投 资基金	12,574,082	24,201,070	2.13	0		无	0	其他
中国建设银行股份有限公司 —华夏国证半导体芯片交易 型开放式指数证券投资基金	9,794,319	21,071,887	1.85	0		无	0	其他
招商银行股份有限公司—兴 全合润混合型证券投资基金	20,810,369	20,810,369	1.83	0		无	0	其他
国泰君安证券股份有限公司 —国联安中证全指半导体产 品与设备交易型开放式指数 证券投资基金	7,143,023	15,421,553	1.35	0		无	0	其他
上述股东关联关系或一致行动的说明	1、WLT Partners, L.P.的控制人在珠海融英股权投资合伙企业(有限合伙)享有重要财产权益; 2、未知上述其余股东之间的关联关系, 也未知是否属于《上市公司收购管理办法》中规定的一致行动人。							
表决权恢复的优先股股东及持股数量的说明	不适用							

存托凭证持有人情况

适用 不适用

截至报告期末表决权数量前十名股东情况表

适用 不适用

4.2 公司与控股股东之间的产权及控制关系的方框图

适用 不适用

4.3 公司与实际控制人之间的产权及控制关系的方框图

适用 不适用

4.4 报告期末公司优先股股东总数及前 10 名股东情况

适用 不适用

5 公司债券情况

适用 不适用

第三节 重要事项

1 公司应当根据重要性原则，披露报告期内公司经营情况的重大变化，以及报告期内发生的对公司经营情况有重大影响和预计未来会有重大影响的事项。

2023 年，受全球服务器及计算机行业需求下滑导致的客户去库存影响，公司 DDR4 内存接口芯片与津逮®CPU 出货量较上年同期明显减少，因此，报告期内公司营业收入为 22.86 亿元，较上年同期下降 37.76%；归属于母公司所有者的净利润为 4.51 亿元，较上年同期下降 65.30%。

2 公司年度报告披露后存在退市风险警示或终止上市情形的，应当披露导致退市风险警示或终止上市情形的原因。

适用 不适用